

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 60-261377

(43)Date of publication of application : 24.12.1985

---

(51)Int.Cl.

H02N 13/00

---

(21)Application number : 59-117580

(71)Applicant : NIPPON TELEGR & TELEPH CORP  
<NTT>

(22)Date of filing : 08.06.1984

(72)Inventor : KANAI MUNENORI  
HORIUCHI TOSHIYUKI

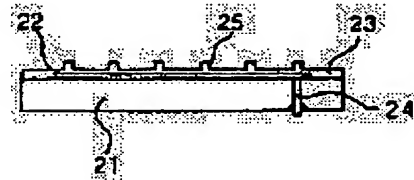
---

## (54) ELECTROSTATIC CHUCK AND MANUFACTURE THEREOF

### (57)Abstract:

**PURPOSE:** To efficiently manufacture an electrostatic chuck by composing an insulating layer for coating electrostatic electrodes of a baked ceramic material.

**CONSTITUTION:** An electrostatic chuck has a baked ceramic insulating layer 23 to coat an electrostatic electrode 22 formed on a ceramic substrate 21, and an electrode terminal 24 is extended over the opposite side surface of the substrate 21 from the electrode 22. A projection pattern formed of many projections 25 is formed on the exposed surface of the layer 23. The layer 23 is formed by providing a clay ceramic material on the electrode 22 in a sheet shape, and pressure molded by a pressing mold to form the pattern. The ceramic material is baked to manufacture the layer 23.



---

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

## ⑫ 公開特許公報(A)

昭60-261377

⑬ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和60年(1985)12月24日

H 02 N 13/00

8325-5H

審査請求 未請求 発明の数 2 (全8頁)

⑮ 発明の名称 静電チャック及びその製造方法

⑯ 特 願 昭59-117580

⑰ 出 願 昭59(1984)6月8日

⑱ 発 明 者 金 井 宗 統 厚木市小野1839番地 日本電信電話公社厚木電気通信研究所内

⑲ 発 明 者 堀 内 敏 行 厚木市小野1839番地 日本電信電話公社厚木電気通信研究所内

⑳ 出 願 人 日本電信電話株式会社 東京都千代田区内幸町1丁目1番6号

㉑ 代 理 人 弁理士 新居 正彦

## 明 細 書

## 1. 発明の名称

静電チャック及びその製造方法

## 2. 特許請求の範囲

(1) 静電電極と、該静電電極を覆う絶縁層とを具備し、前記絶縁層は、焼成セラミックで構成されていることを特徴とする静電チャック。

(2) 前記焼成セラミック絶縁層は、表面に凸状パターンが形成されていることを特徴とする特許請求の範囲第1項記載の静電チャック。

(3) 前記静電電極は、絶縁性支持基板に裏打ちされた導電性薄膜によって構成されていることを特徴とする特許請求の範囲第1項または第2項記載の静電チャック。

(4) 前記静電電極は、互いに絶縁された2群の電

極に分かれていることを特徴とする特許請求の範囲第1項から第3項までのいずれかに記載の静電チャック。

(5) 静電電極を用意し、該静電電極の上に、粘土状セラミック素材をシート状に付与し、該シート状セラミック素材を押し型で加圧成形し、そのように加圧成形されたシート状セラミック素材を焼き固めて、前記静電電極の上に焼成セラミック製の静電チャック絶縁層を形成することを特徴とする静電チャックの製造方法。

(6)、前記押し型は、多数の凹部からなる凹状パターンが形成された押圧面を有しており、前記シート状セラミック素材の加圧成形時に、該凹状パターンの形状を、該シート状セラミック素材の表面に転写して、静電チャッキング面に、多数の凸部からなる凸状パターンを形成することを特徴とする特許請求の範囲第5項記載の静電チャックの製造方法。

## 3. 発明の詳細な説明

産業上の利用分野

本発明は、導電性、半導電性または絶縁性のシート状体を静電的に保持することができる、いわゆる静電チャック及びその製造方法に関するものである。

従来の技術

近年、真空装置を多用する半導体素子製造工程において半導体素子基板（以下ウエハと言う）の着脱搬送や吸着固定に、いわゆる静電チャックが次第に用いられてきた。第2図は、その静電チャックの基本構造の断面図を示したものである。この静電チャックは、例えば半導電性のウエハ1と、導体または半導体製の支持基板2とを、絶縁層3を挟んで相対させ、直流電源4を用いてウエハ1と支持基板2との間に電位差を与えることで、ウエハ1と支持基板2間に生じる静電力でウエハ1をチャッキングするものである。

この場合、静電力の大きさは、電位差の2乗に

比例し、且つ、絶縁層3の厚さの2乗に反比例する。従って、絶縁層3の単位厚さ当り絶縁耐圧が高いほど、絶縁層3の厚さを薄くでき、低印加電位で大きな静電力、すなわちチャッキング力が得られる。それ故、薄くて高絶縁耐圧の絶縁層3の形成が静電チャックの性能を左右することになる。

従来、この種絶縁層にはプラスチックに代表される高分子材料膜を用いる方法がある。しかし、高分子材料膜は、(1)絶縁耐圧が小さい、(2)酸化・還元及び熱など特殊加工雰囲気弱い、(3)高精度加工に難があるなど、問題が多い。そのため、これらに強い無機材料による絶縁層の形成が検討されている。

第3図は、そのような無機材料の絶縁層が設けられた静電チャックの製造方法の1例を図解する図である。この方法は、アルミニウム基板5上にアルミナ( $Al_2O_3$ )質の酸化膜6を、陽極酸化によって形成する従来の絶縁膜形成方法であり、希硫酸液( $H_2SO_4 + H_2O$ )7が入れられた電解槽8に、一方の面と側縁とに酸化防止膜9が設け

られたアルミ基板5を浸漬し、アルミニウム基板5側をプラスとしてアルミニウム基板5と電解液7との間に電圧を印加する。すると、電解されて負電荷を持つ酸素分子がイオン電流として陽極に導かれ、アルミニウム基板5を酸化させアルミナ質の酸化膜6を成長させる。

その際、イオン電流が流れるための極めて細い導通孔10が無数に生じ、これが閉じたとき絶縁層6の成長が止まる。しかし、アルミナ絶縁層6が形成された段階では、導通孔10が絶縁欠陥となり、絶縁耐圧を低下させる欠点となっている。

第4図は、無機材料の絶縁層が設けられた静電チャックの製造方法の更に別の方法を図解する図である。この方法は、プラズマ溶射による従来の絶縁膜形成方法であり、中心電極11と中空電極12に高直流電位を印加してその間に放電を生じさせて高温のアークプラズマ13を形成させると共に、絶縁体粉末14を不活性ガスと共に中空部15から吹き出させて、アークプラズマ13内で熔融し、支持板16上に堆積膜17を形成させる。

しかし、かかる方法により作られた堆積膜17内には、堆積固化した熔融粉末粒界間に連続した空隙18が存在し、これが、絶縁欠陥となり、絶縁耐圧を低下させる欠点となっている。

以上のように、従来の無機材料絶縁層を使用した静電チャックは、無機材料絶縁層に絶縁欠陥が存在することが避けられず、十分な絶縁耐圧が実現できなかった。

また、静電気が静電集塵に応用されているように、静電チャックは各種のほこりを吸着させる。このため、チャック面を平面としていた従来の静電チャックにおいては、ほこりが悪影響を及ぼしていた。

第5図は、静電チャックの吸着面19に付着したほこり20が、ウエハ1を変形させる様子を示したウエハ吸着状態の静電チャックの断面図である。このように、静電チャックの吸着面19にほこり20が付着すると、たとえ、吸着面19を高精度に加工してあっても、ウエハ1を高精度の平面に保つのが困難である。微細加工が特徴の半導体素子製造

工程では、これが問題となる場合が少なくなかった。

#### 発明が解決しようとする問題点

上述したように、従来の静電チャックでは絶縁膜を厚くしないと、絶縁膜の絶縁耐圧を高くできないため、大きな静電力が得られず、かつ高電位印加が必要であり、また、ほこりによりウエハのような被吸着材の表面に凹凸を生じたり、被吸着材自体が湾曲したりする不都合があった。

そこで、本発明の第1の目的は、比較的薄い絶縁膜で十分な絶縁耐圧を実現して大きな静電力を発生できる静電チャックを提供することである。

本発明の第2の目的は、ほこりなどが付着しても被吸着材表面に凹凸が生じたり、被吸着材自体が湾曲したりすることのない静電チャックを提供することである。

更に、本発明のもう1つの目的は、上記したような静電チャックを効率的に作ることができる静電チャックの製造方法を提供することである。

該シート状セラミック素材の表面に転写して、静電チャッキング面に、多数の凸部からなる凸状パターンを形成する。

#### 作用

以上のような本発明による静電チャックは、絶縁膜が、焼成セラミックで形成されているため、セラミック内に絶縁欠陥の原因となる導通孔8や空胞18のような空隙が存在しないため、薄くても十分な絶縁耐圧を実現できる。

また、表面に凸状パターンが形成されている場合は、ほこり等が付着しても、凸状部の間の溝にほとんど落ち込むため、被吸着材表面に凹凸を生じたり、被吸着材自体を湾曲することもない。

更に、以上のような本発明による方法によれば、静電電極の上に付与したシート状セラミック素材に対して押し型で加圧成形し、そのように加圧成形されたシート状セラミック素材を焼き固めているので、緻密で絶縁欠陥の少ない焼成セラミック絶縁層を静電電極上に形成することができる。

#### 問題点を解決するための手段

すなわち、本発明によるならば、静電電極と、該静電電極を覆う絶縁層とを具備し、前記絶縁層は、焼成セラミックで構成されていることを特徴とする静電チャックが提供される。

そして、上記焼成セラミック絶縁層は、表面に凸状パターンが形成されているようにしてもよい。

更に、上記した本発明による静電チャックは、静電電極を用意し、該静電電極の上に、粘土状セラミック素材をシート状に付与し、該シート状セラミック素材を押し型で加圧成形し、次いで、静電電極と一緒にシート状セラミック素材を焼き固めて、前記静電電極の上に焼成セラミック製の静電チャック絶縁層を形成することにより、製造することができる。

なお、焼成セラミック絶縁層の表面に凸状パターンが形成される場合は、押し型に、多数の凹部からなる凹状パターンが形成された押圧面を有している押し型を使用し、前記シート状セラミック素材の加圧成形時に、該凹状パターンの形状を、

従って、セラミック絶縁層の単位厚さ当たりの絶縁耐圧を高めることができ、従来より絶縁層の厚さを薄くすることにより、低印加電圧で大きなチャッキング力を発揮する静電チャックを製造することができる。

また、多数の凹部からなる凹状パターンが形成された押圧面を有している押し型を使用するだけで、表面に凸状パターンが形成されている焼成セラミック絶縁層を持つ静電チャックを簡単に製造することができる。

#### 実施例

以下添付図面を参照して本発明による静電チャックとその製造方法の実施例を説明する。

第1図は、本発明による静電チャックの1実施例の概略断面図である。

この静電チャックは、セラミック基板21の上に形成された静電電極22を覆うように焼成セラミック絶縁層23が形成されており、静電電極22からは、セラミック基板21の反対側の面を越えて電極端子

24が延びている。そして、焼成セラミック絶縁層23の露出面には、多数の凸部25から形成される凸状パターンが形成されている。なお、これら凸部25の全面積の合計と、焼成セラミック絶縁層23の露出面との比は、極めて小さいものとなるように、凸部25の数と大きさは決定される。

上記した本発明による静電チャックは、つぎのようにして製造することができる。

すなわち、第6図に示すように、静電電極22が一方の面に形成された高絶縁性のセラミック基板21を用意する。なお、静電電極22からセラミック基板21を貫通して反対側の面を越えて延びる電極端子24も形成しておく。

静電電極22の厚さは、静電チャックでは、ほとんど電流が流れないので極めて薄くてよい。従って、電子ビームや抵抗加熱式の蒸着装置、スパッタリング式付着装置など半導体素子製造工程に用いられるドライコーティング法、あるいは導電性塗料の吹付・塗布による加熱付着など種々の方法によって、セラミック基板21上に容易に形成でき

る導電性薄膜でもよい。

その後、第7図に示すように、静電電極22を覆うように粘土状セラミック素材26をシート状に付与する。この粘土状セラミック素材26のシート状での付与は、粘土状セラミック素材塊を静電電極22の上に付与しその後シート状に延ばすことにより実現することもできるが、粘土状セラミック素材を予めシート状にして、そのシート状の粘土状セラミック素材を静電電極22の上に載置する方法が簡単で効率的である。

次いで、第8図に示すように、シート状の粘土状セラミック素材26の上に、押し型27を載置して粘土状セラミック素材を加圧成形する。この押し型27は、焼成セラミック絶縁層23の凸部25に対応する凹部28が一定の間隔で押圧面に形成されているものである。

押し型27を一定の圧力で粘土状セラミック素材26に押し付けることにより、押し型27の押圧面の形状が粘土状セラミック素材26に転写される。

その後、押し型27を外すことにより、第9図に

示すように、露出面に凸部25が形成されたシート状の粘土状セラミック素材26が形成される。

この場合、押し型27の凹部28は、凹部の面積に比べ、深さをさほど要しないので、型離れは容易であるが、凹部28の側面に抜け勾配をつけたり、型剥離剤を用いてもよいことは言うまでもない。

第9図に示すように露出面に凸状パターンが形成されて加圧成形された粘土状セラミック素材26で静電電極22が覆われたセラミック基板21を、その後、窯に入れて焼き固める。

かくして、粘土状セラミック素材26は、粘土材質から緻密で絶縁欠陥の少ない、高絶縁耐圧の焼成セラミック絶縁層23に変化し、加えて、露出面すなわちチャッキング面に凸部25からなる凸状パターンが形成される。

そして、最後に、焼成セラミック絶縁層23の凸部25の被吸着材との接触面を、研削あるいは砥粒加工などで高精度平面に加工する。

その結果、チャッキング面に凸状パターンが形成された焼成セラミック絶縁層23が設けられた静

電チャックが完成する。

なお、静電チャックを構成するセラミック材料は、熱膨張係数差によって焼成セラミック絶縁層23に割れなどが生じないようにする面から、セラミック基板21と、焼成セラミック絶縁層23とが、同種材料で構成されることが適当であることは言うまでもない。更に、セラミック材料は、高絶縁耐圧、高誘電率を有する材料が望ましく、アルミナ( $Al_2O_3$ )、ジルコン( $Zr \cdot SiO_2$ )、マグネシア( $MgO$ )など大半のセラミックが適用可能である。セラミック基板21と焼成セラミック絶縁層23とに上記した材料を使用する場合、セラミック基板21の焼成温度を、1600℃程度としたならば、焼成セラミック絶縁層23の焼成温度は、900℃程度が好ましいことがわかった。

また、静電電極22は、焼き固めの際、高温にさらされるので高融点、かつ、セラミックとの結合性の良好な導体または半導体、例えば、モリブデン(Mo)、タングステン(W)または、チタニア( $TiO_2$ )、炭化珪素(SiC)などの材料が適用可

能であるが、これに限るものではない。

更に、上記した実施例では、静電電極22は、セラミック基板21上に形成された導電性膜であるが、セラミック基板を使用せずに、上記した電極材料の板で構成することもできる。

第10図は、上述した本発明の静電チャックによるウエハ1のチャッキング状態を示す断面図である。

静電チャックの電極端子24に、直流電源4のプラス側を接続し、一方、導電性または半導電性のウエハ1のような被吸着材に直流電源4のマイナスを接続する。なお、ウエハ1がシリコンの場合、半導電性であるが、サファイヤやGaAsのウエハの場合は、絶縁性であるので、たとえば、裏側にアルミニウムのような導電性膜を形成しておいてその導電性膜にマイナスを接続すればよい。

かくして、ウエハ1と静電電極22との間に静電吸引力が作用し、ウエハ1は、焼成セラミック絶縁層23に吸着保持される。

その際、ウエハ1の下面は、高精度平面に加工

された焼成セラミック絶縁層23の凸部25の頂面すなわちチャッキング面に倣って静電吸着されるため、高精度にチャッキングされる。

また、ほこり20が焼成セラミック絶縁層23に付着したとしても、上述したように焼成セラミック絶縁層23の全表面と凸部25との面積比が極めて小さいので、確率的に、ほこり20は凸部25間の溝29に付着するため、ほこり20がウエハ1と凸部25との間に挟まれる可能性と極めて小さい。従って、付着ほこりの影響は極めて小さい。

加えて、半導体素子製造工程に特有のクリーンルーム内での使用に限れば、予想されるほこり20の大きさも1 $\mu$ m以下となるから、凸部25の高さも、さほど要しない。

上述した静電チャックは、直流電源4をウエハ1と静電電極22に直接接続してウエハ1を絶縁膜のチャッキング面に吸着する、いわゆる単極形である。この単極形静電チャックでは、ウエハ1のような被吸着材に直接電位を印加するため、被吸着材に一々電源を接続しなければならず、煩雑で

ある。

しかし、ウエハ1に直接電位を印加しなくても静電チャックは実現でき、そのような静電チャックにおいても本発明は実施できる。

そのような静電チャックは、双極型と称することができ、静電電極22を分割し、分割した静電電極間に電位を印加すれば、ウエハと分割静電電極との間に電位差を生じ、静電チャックが可能である。単極形と双極形との関係は、コンデンサ1つと、複数のコンデンサの直列接続とにたとえることができる。

第11図は、双極形の静電チャック断面図であり、静電電極が2つの静電電極22Aと22Bとに分けられている。従って、静電電極22Aと静電電極22Bとの間に直流電源4を接続すれば、ウエハ1を静電チャックできる。ただし、ウエハ1と静電電極22Aと22Bとの間の電位差は、2つのコンデンサの直列接続に等しいから、印加電位の半分になることは言うまでもない。

第12図および第13図は、双極形静電チャックの

電極パターンの例を示したものである。静電電極22Aと22Bは、第12図に示すように、2つの半月状の電極30及び31から構成することもでき、また、第13図に示すように、互いに分離した複数の同心環状電極群32及び33から構成することもできる。しかし、静電電極22Aと22Bのパターンは、これらに限定されず、どのような形状でも電極が分割されていればよく、用途に応じ、種々のパターンを採用可能である。

第14図は、前述した押し型27における凹部28の配置図例である。第14図では、凹部28を丸穴とし、等間隔に配置して示したが、これに限らず、例えば角型穴あるいは不規則間隔でも何ら差支えない。

また、押し型27による静電チャック面への凸部25の転写形成は、ほこり20によるウエハ1の変形極小化のためである。従って、被吸着材の変形が問題にならない場合や、被吸着材が変形しない材質の場合には、凸部25は必要なく、焼成セラミック絶縁層23の露出面すなわちチャッキング面は、完全な平坦面でもよい。それ故、この場合は、凸

部25形成の必要はないから、押し型27の転写面は単なる平面でよいことは言うまでもない。

#### 効果の説明

以上説明したように本発明の静電チャックは、静電チャックの性能を左右する絶縁層を、緻密で絶縁欠陥の少ない、高絶縁耐圧の焼成セラミック層で形成しているので、単位厚さ当たりの絶縁耐圧を高めることができ、その結果として、従来より絶縁層の厚さを薄くして、低印加電位で大きなチャッキング力が得られる。

また、複数の凸部がチャッキング面に形成されているので、チャッキング面に付着するほこりによるウェハのような変形し易い被吸着材の変形の問題を最小にすることができる。

加えて、セラミックは高硬度、高耐熱性、耐薬品性など、優れた特性を数多く併せ持つので、例えば、半導体素子製造工程における特殊な加工雰囲気と十分耐えることが可能であるから、ウェハの高精度チャッキング装置や着脱搬送装置に本発

明による静電チャックを適用すれば、これらの利点が有効に生かすことができる。

また、本発明による静電チャックの製造方法によれば、緻密で絶縁欠陥の少ない、高絶縁耐圧の焼成セラミック層を静電電極上に簡単に形成することができる。

そして、その焼成セラミック絶縁層のチャッキング面に複数の凸部からなる凸状パターンを簡単に形成することもできる。

#### 4. 図面の簡単な説明

第1図は、本発明による静電チャックの1実施例の断面図、

第2図は、静電チャックの基本構造断面図、

第3図は、陽極酸化による従来の絶縁膜形成方法の断面図、

第4図は、プラズマ溶射による従来の絶縁膜形成方法の断面図、

第5図は、ほこりの影響を示すウェハ吸着状態の静電チャックの断面図、

第6図、第7図、第8図及び第9図は、本発明による静電チャックの製造方法の各工程を図解する断面図、

第10図は、本発明による静電チャックの1実施例の使用状態を示す断面図、

第11図は、本発明による静電チャックの2実施例の使用状態を示す断面図、

第12図及び第13図は、本発明による静電チャックの中の静電電極のパターンを例示する概略電極パターン図、

そして、第14図は、押し形の凹部の配置パターンを示す図である。

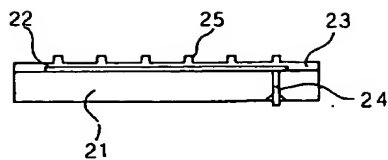
15…中空部、 16…支持板、  
17…堆積膜、 18…空隙、 19…吸着面、  
20…ほこり、 21…セラミック基板、  
22 静電電極、  
23…焼成セラミック絶縁層、  
24…電極端子、 25…凸部、  
26…粘土状セラミック薬材、  
27…押し型、 28…凹部、 29…溝、

特許出願人 日本電信電話公社  
代 理 人 弁理士 新居 正彦

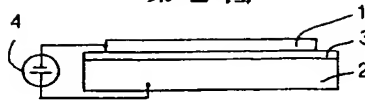
#### (主な参照番号)

1…ウェハ、 2…支持基板、 3…絶縁層、  
4…直流電源、 5…アルミニウム基板、  
6…酸化膜、 7…希硫酸液、 8 電解槽、  
9…酸化防止膜、 10…導通孔、  
11 中心電極、 12…中空電極、  
13…アークプラズマ、 14…絶縁体粉末、

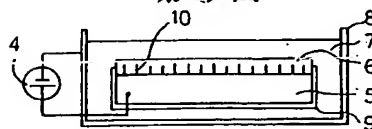
第1図



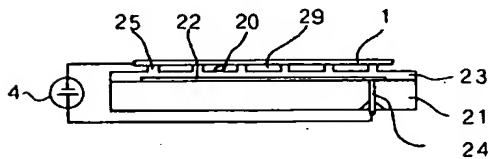
第2図



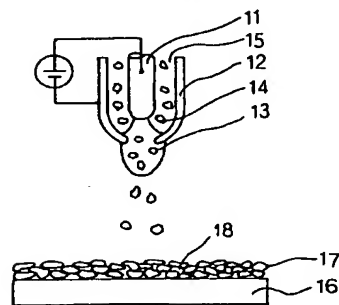
第3図



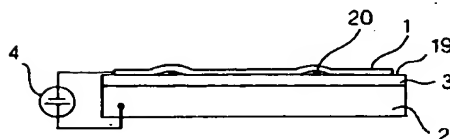
第10図



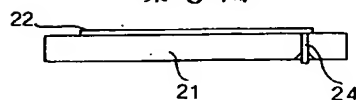
第4図



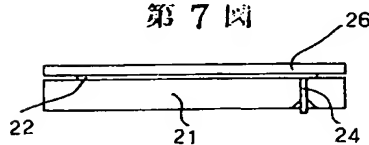
第5図



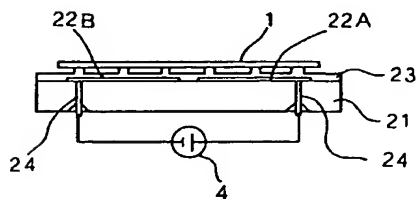
第6図



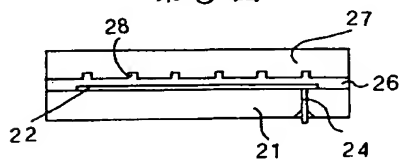
第7図



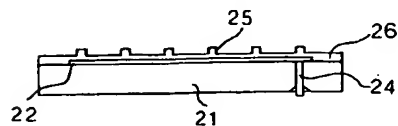
第11図



第8図

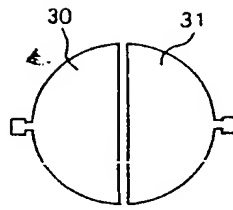


第9図

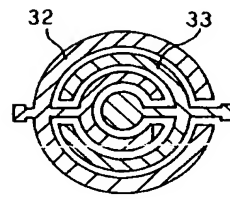




第12図



第13図



第14図

